

На правах рукописи

СМИРНОВ Константин Константинович

**АВТОМАТИЗАЦИЯ ПРОЕКТИРОВАНИЯ
ФУНКЦИОНАЛЬНЫХ ТЕСТОВ ДЛЯ ТЕХНОЛОГИЧЕСКОЙ
ПОДГОТОВКИ ПРОИЗВОДСТВА ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ**

Специальность 05.13.12 – Системы автоматизации проектирования
(в технических системах) (технические науки)

АВТОРЕФЕРАТ

**диссертации на соискание ученой степени
кандидата технических наук**

Москва - 2021

Диссертационная работа выполнена на кафедре «Конструирование, технология и производство радиоэлектронных средств» Федерального государственного бюджетного образовательного учреждения высшего образования «Московский авиационный институт (национальный исследовательский университет)».

Научный руководитель: **Назаров Александр Викторович**
доктор технических наук, профессор

Официальные оппоненты: **Ланцов Владимир Николаевич**
доктор технических наук, профессор, Федеральное государственное бюджетное образовательное учреждение высшего образования «Владимирский государственный университет имени Александра Григорьевича и Николая Григорьевича Столетовых», заведующий кафедрой Вычислительной техники и систем управления

Волков Андрей Валентинович
кандидат технических наук, Акционерное общество «Центральный научно-исследовательский радиотехнический институт имени академика А.И. Берга», заместитель главного инженера по конструированию и технологии

Ведущая организация: Закрытое акционерное общество
Научно-технический центр «Модуль»

Защита состоится 27 мая 2021 г. в 15.00 на заседании диссертационного совета Д 999.216.02 при МАИ и МГТУ им. Н.Э. Баумана по адресу: 105005, Москва, ул. 2-я Бауманская, д. 5, стр. 1, зал Ученого совета ГУК МГТУ им. Н.Э. Баумана.

С диссертацией можно ознакомиться в научно-технической библиотеке и на сайте <http://bmstu.ru>.

Отзывы на автореферат в двух экземплярах, заверенные печатью учреждения, просьба направлять по адресу: 105005, Москва, ул. 2-я Бауманская, д. 5, стр. 1, Ученому секретарю диссертационного совета Д 999.216.02 Алфимцеву А.Н.

Автореферат разослан «___» _____ 2021 г.

Ученый секретарь диссертационного совета
д.т.н., доцент

А.Н. Алфимцев

1. ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность исследования. Уровень интеграции отечественных сверхбольших интегральных схем (СБИС) к настоящему моменту превысил один миллиард транзисторов на кристалле и продолжает расти. Параллельно ужесточаются топологические нормы их проектирования. Снижение до 16 нм топологических норм проектирования СБИС ведет к росту чувствительности элементов интегральных структур и сопровождается при их изготовлении увеличением числа дефектов [1]. Последние становится всё труднее локализовать даже с применением средств автоматизации. В этих условиях растёт трудоемкость и снижается эффективность функционального контроля СБИС [2]. На передний план выходят задачи разработки новых методов и аппаратуры функционального контроля СБИС. Актуальными остаются задачи разработки программных средств, которые должны существенно расширить возможности современных логических анализаторов [3].

Ряд острых проблем производства СБИС связан с парком тестового оборудования современного предприятия. Дело в том, что разработчик передаёт на предприятие набор тестовых векторов или методику тестирования новой СБИС. По ним на предприятии подготавливают функциональные тесты и электрическую оснастку для проведения функционального контроля, электротермотренировки, испытаний на влагоустойчивость и т.д. При этой подготовке из-за разнообразия парка испытательного и измерительного оборудования на предприятии возникают две большие проблемы. Первая связана с ограничениями оборудования [4,5] по числу и типам тестовых каналов, по глубине векторной памяти, электрическим характеристикам и т.д. В результате подготовка тестов и оснастки занимает недели кропотливого ручного труда. Вторая проблема связана с отсутствием стандартного формата хранения результатов измерений, пригодного для использования на всех технологических операциях маршрута изготовления и испытаний СБИС, что полностью исключает возможность проведения межоперационного анализа получаемых результатов, то есть возможность совершенствования современной технологии производства СБИС.

Сказанное требует разработки новых подходов к разработке тестовых решений, а также методов и алгоритмов функционального контроля сверхбольших интегральных схем в условиях производства, причём таких, которые позволят вывести этап производственного тестирования сверхбольших интегральных схем на более высокий уровень автоматизации [6].

В настоящее время этой проблемой в России и за рубежом занимаются следующие учёные и специалисты: Бобков С.Г., Слинкин Д.И., Зубковская Н.В., Аряшев С.И., Сперанский Д.В., Скобцов Ю.А., Скобцов В.Ю., Корниленко А.В., Чибисов П.А, Андрианов А.В., и др.

Целью диссертации является сокращение сроков и трудоемкости технологической подготовки производства цифровых сверхбольших интегральных схем (СБИС), путём разработки аппаратно-программного комплекса (АПК) их производственного тестирования.

Для достижения поставленной цели решаются следующие задачи:

1. Разработка архитектуры, математического, лингвистического и программного обеспечения АПК производственного тестирования современных СБИС, обеспечивающего полную прослеживаемость предметов труда таких, как пластина, кристалл и микросхема.

2. Разработка аппаратно-ориентированного на производство языка описания алгоритмов функциональных тестов, поддерживающего кроссплатформенность технологического оборудования для производственного тестирования цифровых СБИС.

3. Разработка универсального формата данных хранения результатов тестирования СБИС на маршруте изготовления интегральной структуры, пригодного для пост-тестового межоперационного анализа результатов функционального контроля СБИС.

4. Разработка методов автоматизированного проектирования электрической оснастки по результатам функционального контроля СБИС.

Объектом исследования является функциональные тесты, способные выявлять локализацию отказов в топологии интегральных структур СБИС.

Предметом исследования являются создание тестовых решений, способных обнаружить и систематизировать отказы СБИС. Под тестовым решением понимается комплект производственных тестов и автоматически сгенерированные технические данные для разработки электрической оснастки.

Методы исследования. В основе проводимых в диссертационной работе исследований были использованы: методы сравнительного анализа (при анализе современного уровня автоматизации функционального контроля СБИС); методы логического программирования и методы синтаксического анализа и трансляции (при разработке аппаратно-программного комплекса функционального контроля СБИС и языка системы); методы математической логики (при разработке тестов СБИС сверхоперативной памяти и компонентов языка); методы исследования операций (при решении задач трассировки дифференциальных пар при проектировании электрической оснастки); методы статистического анализа (при построении распределения сбойных ячеек кристаллов по пластинам кристалльного производства).

Научная новизна полученных результатов диссертационной работы заключается в следующем:

1. Предложена формализованная методика тестирования СБИС, позво-

лившая связать тестовые вектора с местами отказов в топологии СБИС и, тем самым, впервые реализовать полную автоматическую прослеживаемость предметов труда (пластин, кристаллов, корпусов, микросхем) при производстве СБИС.

2. Предложена структура аппаратно-программного комплекса функционального тестирования СБИС, основанного на принципах масштабируемости и кроссплатформенности программ тестирования испытательного и измерительного оборудования, позволяющая сократить время разработки функциональных тестов и электрической оснастки.

3. Предложен устойчивый к сбоям оборудования формат хранения больших данных, впервые обеспечивший возможность проведения межоперационного анализа результатов производственного тестирования СБИС.

4. Предложен формальный язык (STeeL) описания производственных функциональных тестов СБИС, который, в отличие от известных языков, ориентирован на производство СБИС, позволяет работать с тестовыми векторами как с объектами и поддерживает кроссплатформенность и масштабируемость программ тестирования испытательного и измерительного оборудования.

5. Предложены методы разработки тестов и методы тестирования СБИС памяти, обеспечивающие сокращение длительности тестирования в 2-3 раза.

Практическая значимость и внедрение результатов работы:

Научные и практические результаты работы использованы при проектировании испытательного оборудования (стенды для проведения электротермостирования СБИС, оборудования для испытания на безотказность СБИС, оборудования для функционального контроля СБИС) в АО НПЦ «ЭлТест» и АО «КБ Ракета», что подтверждено соответствующими актами внедрения. Внедрение результатов работы позволило наладить на предприятиях выпуск оборудования по новой методике (оборудование на безотказность, оборудование для задания и контроля электрических режимов). Основные результаты диссертации внедрены в Федеральном научном центре «Научно-исследовательский институт системных исследований Российской академии наук» (ФГУ ФНЦ НИИСИ РАН), что подтверждено соответствующим актом внедрения, получены два свидетельства о государственной регистрации программного обеспечения.

Личный вклад автора. Автором лично реализованы: (1) методология, архитектура и программное обеспечение аппаратно-программного комплекса для разработки функциональных тестов СБИС Functional Test Studio [2, 4, 9-10, 12, 14, 16-18, 26]; (2) объектно- и аппаратно-ориентированный язык описания алгоритмов функционального тестирования цифровых СБИС STeeL [2, 4, 6, 8, 21]; (3) методы описания функциональных тестов памяти [8, 25]; (4) методы сокращения времени разработки функциональных тестов и электрической оснаст-

ки [6, 8, 16-18, 20]; (5) методика разработки производственных функциональных тестов с учетом последующей локализации ошибок на математической модели СБИС [10]; (6) программное обеспечение для обработки и анализа результатов функционального контроля Lorenz, Sigma Viewer и язык для хранения результатов измерений технологических параметров СБИС на различных этапах ее производства RSTL [8, 18, 21-24]; (7) методы и алгоритмы функционального контроля, перечисленные в разделах «Научная новизна» и «Положения, выносимые на защиту».

Апробация работы. Основные результаты исследований доложены на следующих конференциях: Международная научно-техническая конференция «2021 Systems of signals generating and processing in the field of on board communications(IEEE Conference #51389)» (г. Москва, 2021 г.); международная научно-техническая конференция "ПромИнжиниринг" (г. Сочи, 2020 г.); XIV отраслевая научно-техническая конференция «Технологии информационного общества» (г. Москва, 2020 г.); международная научно-техническая конференция «2020 Systems of signals generating and processing in the field of on board communications» (г. Москва, 2020 г.); IX Международная ежегодная конференция Нанотехнологического общества России (г. Москва, 2018 г.); X Международная ежегодная конференция Нанотехнологического общества России (г. Москва, 2019 г.); 17-я Международная ежегодная конференция «Авиация и космонавтика» (г. Москва, 2018 г.); 18-я Международная ежегодная конференция «Авиация и космонавтика» (г. Москва, 2019 г.); 19-я Международная ежегодная конференция «Авиация и космонавтика» (г. Москва, 2020 г.); XVI Всероссийская научно-техническая конференция «электроника, микро- и наноэлектроника» (г.Суздаль, 2017 г.), доклады на научно-технических конференциях: «Микроэлектроника и информатика 2004» (г. Зеленоград, 2004 г.) и «Микроэлектроника, и информатика 2003» (г. Зеленоград, 2003 г.).

По результатам исследований и практических разработок опубликовано 27 научных работ, из них 6 - в международных рецензируемых научных журналах системы SCOPUS, 3 - в рецензируемых научных журналах, рекомендованных Высшей аттестационной комиссией Министерства образования и науки Российской Федерации. Общий объём публикаций - 12 пл.

Положения, выносимые на защиту:

1. Методика функционального тестирования СБИС с возможностью локализации сбойных участков в их топологии на основе компьютерного анализа логической модели СБИС.

2. Универсальный формат RSTL для хранения результатов функционального тестирования СБИС, обладающий устойчивостью к сбоям и обеспечивающий полное сохранение параметров межоперационных связей на непрерыв-

ном маршруте изготовления интегральной структуры.

3. Кроссплатформенный язык STeeL описания производственных функциональных тестов СБИС, работающий с описаниями тестовых воздействий как с объектами.

4. Методы построения, архитектура математическое и лингвистическое обеспечения аппаратно-программного комплекса функционального тестирования СБИС Functional Test Studio, обладающего свойствами масштабируемости и кроссплатформенности.

5. Визуальная среда анализа данных Sigma Viewer и её компоненты, выполняющие функции автоматизации и статистической обработки результатов измерительных процессов в АПК Functional Test Studio.

6. Разработанные методики функционального тестирования СБИС и результаты исследований отказов ряда промышленных образцов СБИС (1649РУ1Т, 1664РУ1Т, 1890ВМ2Т, 1890ВМ8Я и др.).

Структура и объём работы:

Диссертация состоит из введения, четырёх глав, заключения и списка использованных источников из 84 наименований. Работа изложена на 181 странице, содержит 24 таблицы и 107 рисунков.

2. ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована научная актуальность темы, сформулированы цель и задачи исследования, научная новизна и значимость полученных результатов. Указаны выносимые на защиту научные положения и результаты.

В первой главе проведен анализ конструктивно-технологических особенностей, причин отказов топологии СБИС и состояния уровня автоматизации функционального контроля СБИС. Анализ показал, что: (1) используемый сегодня парк тестового оборудования имеет разные технические характеристики, накладывающие жёсткие ограничения на подготовку тестовых векторов, причём зачастую приходится работать с «длинными» векторами, что приводит к существенным временным затратам; (2) на предприятиях страны отсутствует прослеживаемость результатов измерений на контрольных операциях, что делает невозможным сравнение партий изделий и выполнение анализа отказов, в том числе, по рекламациям; (3) результаты тестирования по каждой партии хранятся на бумажных носителях, а отладочная и др. информация, позволяющая связать места сбоя в топологии СБИС с информацией в тестовых векторах, не сохраняется вовсе; (4) отсутствуют отечественные инструменты для пост-обработки тестов и кроссплатформенный подход к разработке тестовых решений.

В заключение первой главы перечислены задачи диссертационной рабо-

ты, решение которых позволит устранить причины низкой эффективности применяемых сейчас методов функционального контроля цифровых СБИС.

Вторая глава посвящена исследованию и разработке формальных методов производственного тестирования СБИС [7]. Предложены: оригинальный язык высокого уровня разработки функциональных тестов STeeL и форматы представления, хранения и обработки результатов тестирования [8]. В главе проведены обоснование и выбор математического аппарата, позволяющего формализовать задачу производственного тестирования СБИС. В качестве структурной модели исходного теста выбрана логическая сеть. Сеть позволяет использовать компонентный и иерархический подходы к описанию моделей цифровых устройств. В результате сокращается время на подготовку тестов [10]. Для тестирования цифровых устройств определённого класса предложен оригинальный алгоритм прямого сокращения объема теста в среднем на 40 процентов.

Предложен аппаратно-ориентированный язык программирования высокого уровня STeeL, который лежит в основе функционирования АПК. Язык содержит технологии сжатия тестовых последовательностей, средства запросов данных, макросы, а также механизм обработки событий, позволивший многократно сократить время подготовки тестов и оптимизировать тестовое решение уже на этапе его подготовки. Взаимодействие компонент АПК, показано на Рисунке 1.

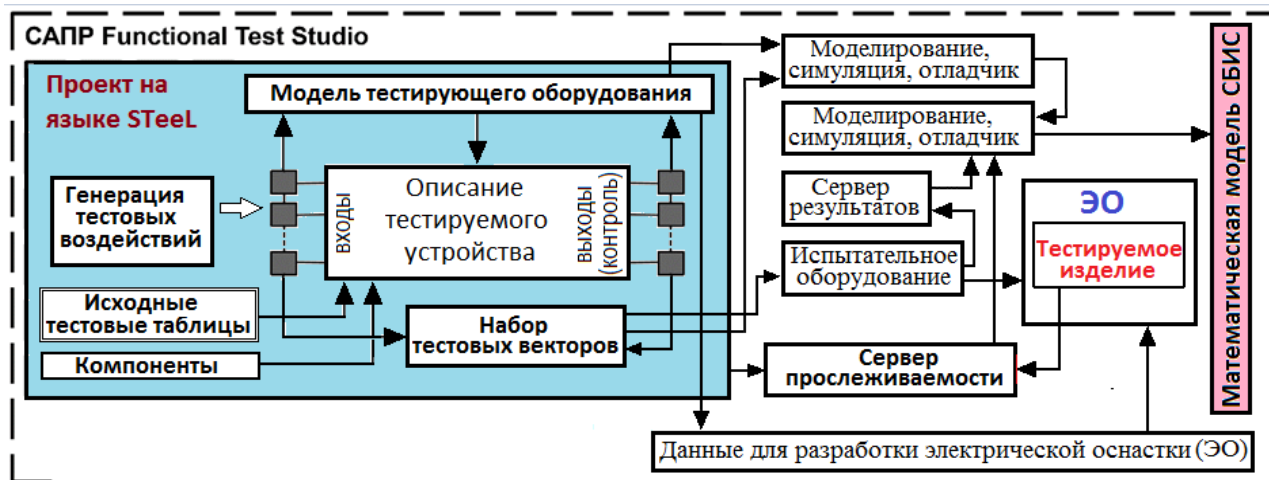


Рис. 1. Структурная схема генерации функционального теста СБИС

Отличием языка STeeL от аналогичных языков является его ориентация на производство СБИС [12]. В язык STeeL включено понятие объектная модель тестирующего оборудования [13,14], позволяющая при описании алгоритма автоматически контролировать его реализуемость и на уровне тестируемого устройства, и на уровне тестирующего оборудования. Данная модель позволяет автоматически изменять набор тестовых таблиц и схем включения тестовой схемы с целью обеспечения тестирования схемы на заданном оборудовании [17].

При разработке математического аппарата тестирования СБИС памяти

учитывались специфические особенности интегральной схемотехники. Например, регулярная структура СБИС памяти позволила применить здесь математический аппарат лямбда-исчислений и операторов языка регулярных выражений (Digital Signal Regular Expression - DSR), являющихся основой построения программных процедур тестирования СБИС памяти на языке STeeL [25].

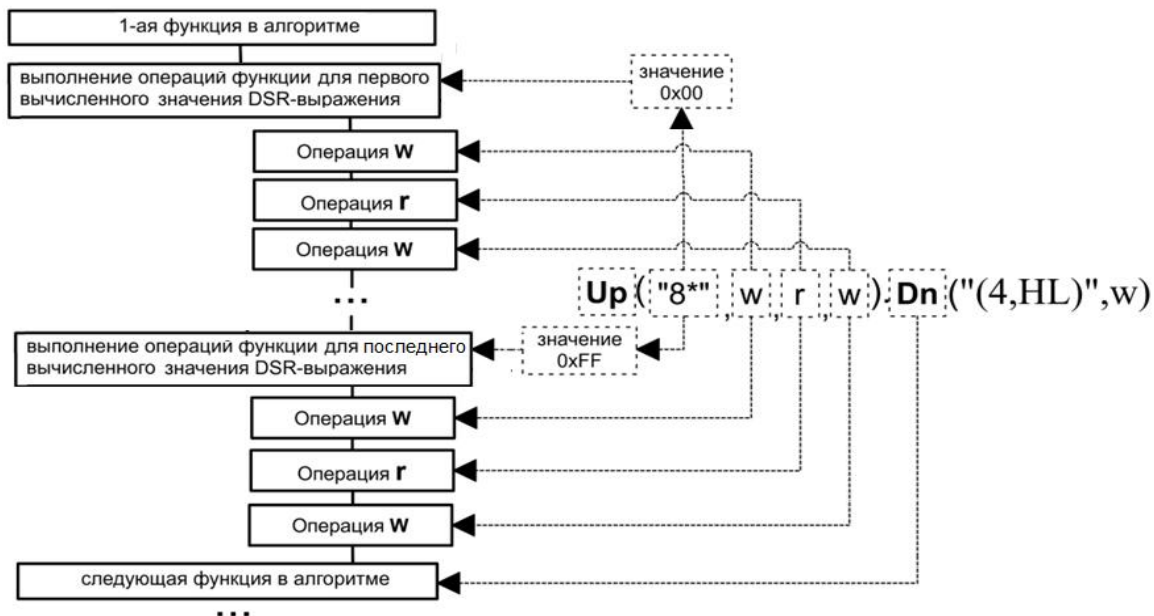


Рис. 2. Векторная диаграмма тестирования адресов ОЗУ с 0x00 по 0xFF

Для выполнения данного требования механизмы генерации списка случайных, неповторяющихся адресов реализованы в диссертации через математический аппарат биекции $f(X) \leftrightarrow Y$ множества тестируемых адресов X , отображаемых по заданному правилу на соответствующее ему множество тестируемых адресов Y . Формально сказанное можно представить в виде:

$$\forall x \in X, \forall y \in Y, x \neq y \Rightarrow f(x) \neq f(y).$$

В заключении второй главы описаны другие оригинальные инструменты языка STeeL: выполнение сложных вычислений прямо в алгоритме тестирования и, в зависимости от результата, генерация необходимых сигналов; распараллеливание тестовых сигналов при групповом тестировании; деление исходного тестового вектора на несколько векторов по числу каналов имеющегося оборудования; поддержка коммутируемых каналов и ряд других.

Третья глава посвящена разработке структуры АПК подготовки *тестовых решений* на этапе технологической подготовки производства СБИС и принципов построения и взаимодействия его отдельных модулей. Здесь же дано описание методики проведения производственного тестирования СБИС.

Структурная схема АПК показана на Рисунке 3.

Комплекс имеет модульную структуру, которая позволяет проводить все

виды тестирования цифровых СБИС, включая электротермотренировку и квалификационные испытания в автоматическом режиме. Рабочая станция здесь подключается к модулю управления посредством широковещательной шины CAN, которая обладает хорошей помехоустойчивостью и позволяет объединить в своем составе множество устройств и датчиков. К одной рабочей станции может быть подключено до 512 тестирующих модулей, каждый из которых поддерживает подключение от 1 до 40 тестируемых СБИС [24].

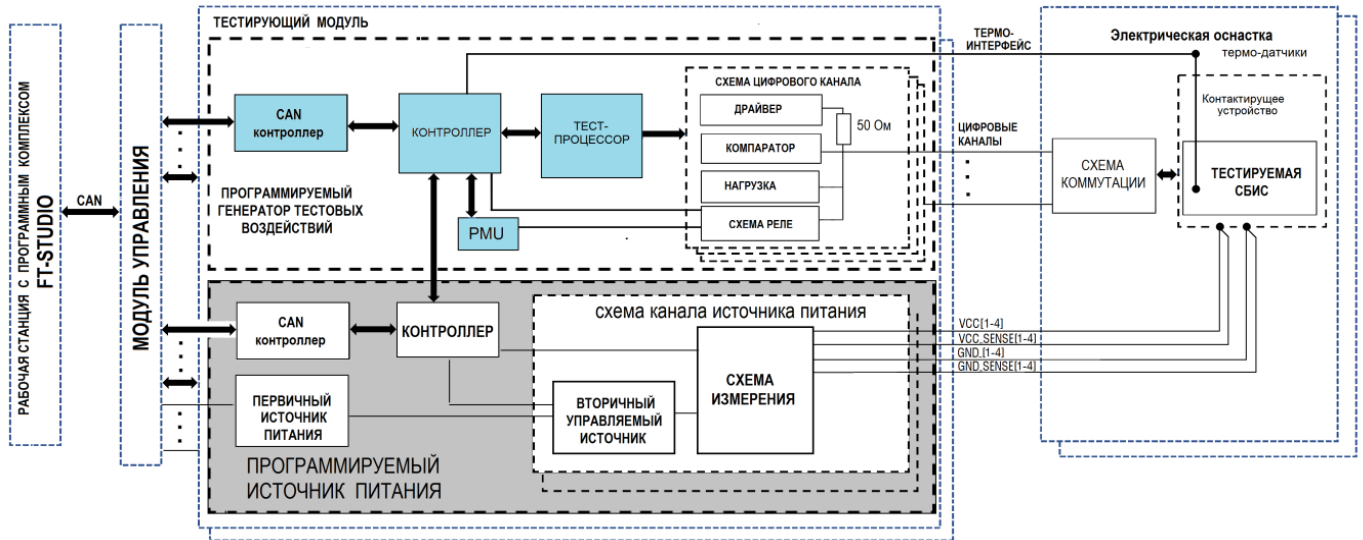


Рис. 3. Структурная схема АПК производственного тестирования СБИС

Теоретической основой ее функционирования является многоступенчатое двухстороннее отображение множества X на множества Y , вводимое с помощью функций f_1 и f_2 , которое можно представить в виде

$$\begin{cases} f_1 \iff f_2, \\ f_1 : V \Rightarrow T, \\ f_2 : T \Rightarrow V. \end{cases} \quad (1)$$

Одним из примеров отображения (1) является двусторонняя связь множества элементов тестовых векторов с множеством вентилях в топологической модели СБИС [22, 23], реализуемая выражениями:

$$\begin{cases} (f_1^1 : V \Rightarrow P_i) \rightarrow (f_1^2 : P \Rightarrow D_i) \rightarrow (f_1^3 : D \Rightarrow T_i) \rightarrow (f_1^4 : T \Rightarrow B_i) \\ (f_2^1 : B \Rightarrow T_i) \rightarrow (f_2^2 : T \Rightarrow D_i) \rightarrow (f_2^3 : D \Rightarrow P_i) \rightarrow (f_2^4 : P \Rightarrow V_i) \end{cases} \quad (2)$$

Здесь V , P , D , T и B представляют собой соответственно множества: элементов тестового вектора $\{V\}$; регистр $\{P_i \in P\}$, на который ссылается элемент вектора $V_i \in V$; триггер $\{D_i \in D\}$, на который ссылается регистр P_i ; вентиль $\{B_i \in B\}$, на который ссылается триггер D_i ; транзистор $\{T_i \in T\}$, на который ссылается вентиль B_i .

Программно связь (1) обеспечивается свойством наследования типов объ-

ектно-ориентированного языка STeeL, а технически она реализуется при тестировании цифровых СБИС с помощью интерфейсов JTAG (IEEE 1149) и непрерывно поддерживается на всех без исключения операциях технологического процесса функционального контроля СБИС. Например, при тестировании СБИС в условиях производства при движении по верхней ветке связи (2) имеем

$$(f_1^1 : O_1 \Rightarrow O_{2i}) \xrightarrow{f^+} (f_1^2 : O_2 \Rightarrow O_{3i}) \xrightarrow{f^+} \dots \xrightarrow{f^+} (f_1^{n-1} : O_{n-1} \Rightarrow O_{ni}) \quad (3)$$

Вся получаемая информация о ходе тестирования сохраняется в базе данных, и при анализе результатов тестирования, выполняемом по нижней ветке связи, используется для локализации сбоев на уровне партии пластин (O_1), партии кристаллов (O_2), партии микросхем (O_3). При этом дополнительные преобразования (f^+) между уровнями выполняют детализацию сохраняемой информации, дифференцируя её по видам тестового контроля (функциональный, электротермотренировка, влагостойкость), видам сопроводительных документов, видам задействованного персонала и так далее. Аналогичные цепочки двусторонних связей АПК реализует на всех этапах технологической подготовки СБИС, в частности, для обеспечения кроссплатформенности программного обеспечения, обслуживающего большой парк оборудования в испытательных лабораториях.

Для уменьшения трудоемкости при разработке функциональных тестов для полного комплекта измерительного оборудования и с целью исключения ошибок, АПК использует кроссплатформенный подход построения производственных функциональных тестов, который позволяет в автоматическом режиме выполнить преобразование исходного функционального теста под всё оборудование, используемое на производстве.

Отдельные программно-аппаратные модули и компоненты АПК построены по принципу компонентно-ориентированного проектирования, всецело поддерживаемого средствами языка STeeL, как это показано на Рисунке 4. Здесь компонент тестового решения представляет логическую модель определённого устройства либо конечный автомат, входы и выходы которого могут быть объединены посредством связей с другими компонентами. Результатом компиляции тестового проекта является тестовое решение на базе тестовых таблиц или набора инструкций для алгоритмического генератора тестов.

В отличие от существующих подходов, предлагаемое тестовое решение, кроме самого теста, позволяет автоматически генерировать исходную информацию для разработки печатных плат электрической оснастки.

Исходный тест в подразделении разработчика формируется на основе математической модели микросхемы и отлаживается на тестере разработчика, после чего передается на производство, где разрабатываются функциональные тесты для разбраковки пластин, микросхем, контроля во время электротермот-

ренировки и других испытаний, как это показано на Рисунке 5.



Рис. 4. Принцип реализации тестового решения

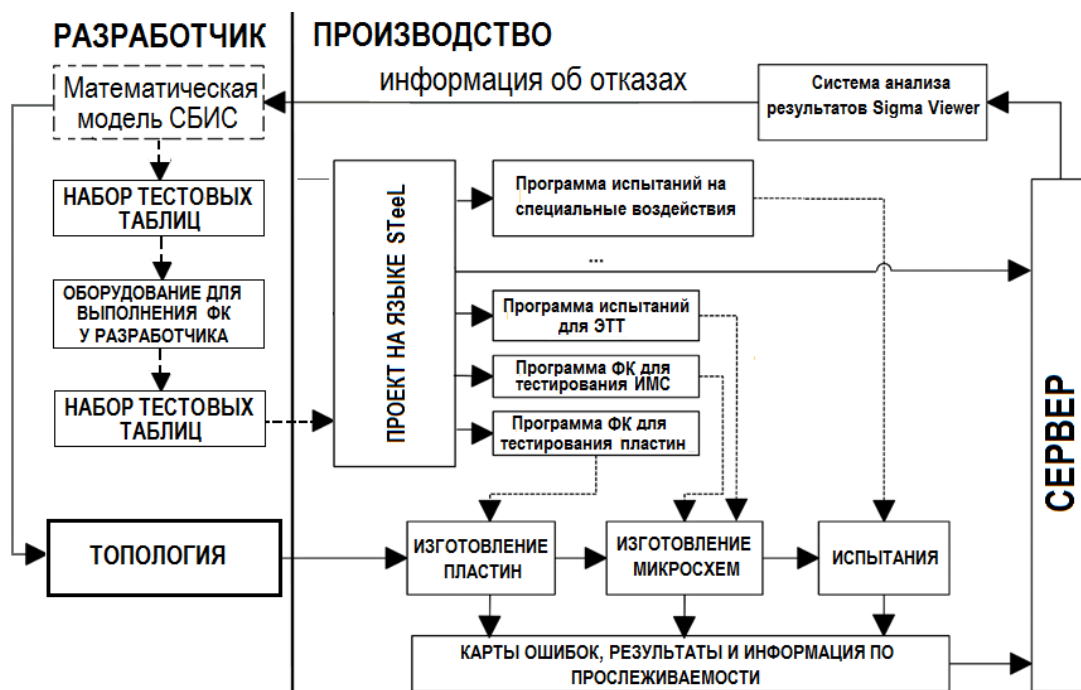


Рис. 5. Взаимодействие этапов производственного тестирования СБИС

В главе приведен компонент языка STeeL для тестирования памяти, позволяющийкратно сократить время их разработки, а также выявления скрытых дефектов в ячейках памяти. Специфика компонента заключается в том, что благодаря регулярной структуре ячеек памяти, он позволяет экономно описывать весьма сложные тесты, не ухудшая качество самого тестирования. Данный компонент позволяет на 2-3 порядка сократить время подготовки тестов за счет использования DSR-выражений, о которых сказано в Главе 2.

В диссертации решена также проблема хранения результатов измерения и информационного обмена между оборудованием. На основе критического анализа недостатков известных форматов STDF, XML и GDF, широко применяемых в практике тестирования СБИС, разработан оригинальный универсальный

сбоеустойчивый формат хранения результатов тестирования СБИС «*Report Standard Type Language - RSTL*», к которому при разработке были предъявлены дополнительные требования по типизации хранимых данных и более строгие требования к надежности сохранения результатов.

Каждая RSTL - команда вызывается с N позиционными аргументами и K парами ключей и значений, что позволяет упростить генерацию и разбор результатов за счет упрощения соответствующих библиотек.

В заключении третьей главы описываются методы решения проблемы интерфейсов. На рынке присутствуют СБИС с различными интерфейсами подключения, такими как SPI, I²C и другие, не поддерживаемые компонентами языка Steel. В нем эта проблема решена путем автоматического преобразования интерфейсов, что позволяет адаптировать нужный алгоритм под любой тип СБИС, например, по схеме, приведённой на Рисунке 6.



Рис. 6. Схема примера преобразования интерфейсов

В четвёртой главе описывается методика проведения производственного тестирования СБИС с помощью программно-аппаратных средств предложенного аппаратно-программного комплекса. Дается оценка эффективности её применения, приводятся результаты апробации и внедрения АПК. Апробирована методика полной прослеживаемости предметов труда, позволяющая для каждого из них сохранить результаты всех измерений на всех технологических операциях. Сохраняются также и связи, определённые выше выражением (3). Это позволяет проводить в автоматическом режиме пост-тестовую статистическую обработку данных по топологическим моделям отказов СБИС за определенный промежуток времени и целенаправленно корректировать технологический процесс испытаний.

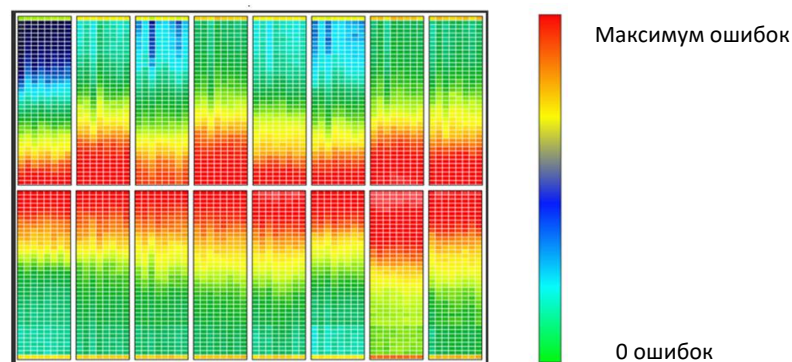


Рисунок 7. Топологическая модель отказов ячеек памяти СБИС

При этом, для повышения достоверности топологической модели отказов (Рисунок 7) из анализа исключаются статистические выбросы, полностью не исправные кристаллы, кристаллы с повышенным током потребления и неудовлетворительными значениями измеренных электрических параметров (Рисунок 8).



Рис. 8. Распределение кристаллов с работающими банками памяти на пластине при различных напряжениях питания

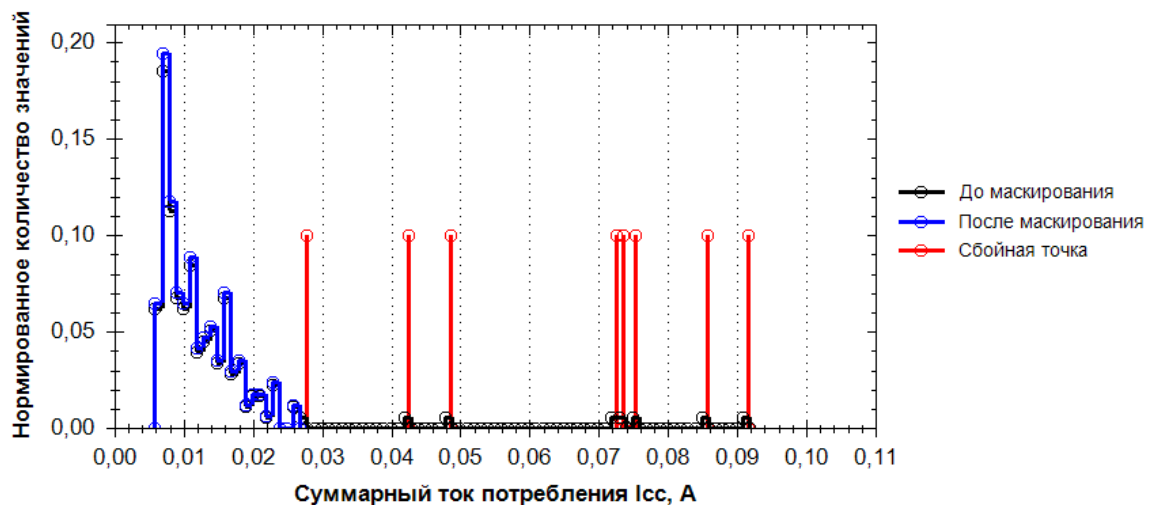


Рис. 9. Гистограммы распределения кристаллов с работающими банками памяти

Исключение выполняется по критерию Граббса после обработки гистограмм (Рисунок 9), построенных итеративно, в следующем порядке.

На 1-ом шаге определяется статистика:

$$G = \frac{\max_{i=1...N} |x_i - \bar{x}|}{\sigma_x} \quad (4)$$

где N - размер выборки; \bar{x} - среднее значение параметра; σ_x - его среднеквадратическое отклонение.

На 2-ом шаге рассчитывается критическое значение статистики:

$$G_0 = \frac{N-1}{\sqrt{N}} \sqrt{\frac{t_{inv}^2\left(\frac{\alpha_G}{2N}, N-2\right)}{N-1-t_{inv}^2\left(\frac{\alpha_G}{2N}, N-2\right)}} \quad (5)$$

где $t_{inv}^2\left(\frac{\alpha_G}{2N}, N-2\right)$ - обратное распределение Стьюдента с $N-2$ степенями свободы; α_G - уровень значимости.

На 3-ем шаге сравнивают статистики: G и G_0 . Если G меньше G_0 , то значение характеристики принимается. Иначе, из выборки исключают значение, для которого достигнут максимум в выражении (5), и повторяют итерацию.

В заключение главы 4 представлены результаты внедрения АПК в промышленность, акты внедрения и акты государственной регистрации программного обеспечения, разработанного автором.

Заключение

1. Проведён анализ причин низкого уровня автоматизации этапов функционального контроля цифровых СБИС и предложена формальная методика проектирования тестовых решений, решающая эту проблему.

2. Предложена методика функционального тестирования СБИС с возможностью локализации сбойных участков в её топологии на основе компьютерного анализа логической модели СБИС, позволяющая реализовать полную прослеживаемость предметов труда при производстве СБИС.

3. Разработан универсальный формат хранения больших данных о результатах тестирования СБИС (RSTL) на непрерывном маршруте изготовления интегральной структуры, пригодной для пост-тестового межоперационного анализа результатов производственного тестирования СБИС.

4. Предложен формализованный язык описания производственных функциональных тестов СБИС (STeeL), поддерживающий кроссплатформенность программ обслуживания тестового оборудования и позволяющий существенно сократить время проектирования электрической оснастки.

5. Предложен АПК, позволяющий сократить время подготовки исходных данных (до 1 недели для тестовых таблиц) и время тестирования; выполнить верификацию всех типов СБИС, состав которых определяется действующим стандартом ОСТ В 11. 073. 012 -87 “Интегральные схемы. Общие и особые

спецификации”, включая квалификационные тесты СБИС; до двух недель сократить время на разработку исходных данных для проектирования электрической оснастки, исключив человеческий фактор при их подготовке.

6. Реализован ряд программ для проведения межоперационного анализа с использованием разработанной среды анализа данных “Lorenz”.

7. В отличие от известных АПК решает следующие задачи:

- пошаговая отладка функциональных тестов, при которой разработчик видит исходный код алгоритма тестирования, выполняет его пошагово и в любой момент времени имеет возможность наблюдать за изменением сигналов тестируемого продукта;

- представление разработанных функциональных тестов в виде IP-блоков, обеспечивающих возможность их повторного использования и позволяющих разрабатывать кроссплатформенные функциональные тесты;

- объединение в одном тесте нескольких тестов, которые тестируют различные интерфейсы, с возможностью распараллеливания этого процесса, что позволяет разделить функциональные тесты на несколько тестов, если число каналов тестирующего оборудования меньше количества выходных сигналов;

- выполнять сложные замены тестовых последовательностей с возможностью автоматического генерирования состояний сигналов на одном проводнике в зависимости от состояния сигналов на других проводниках;

- разработать промышленное оборудование для функционального контроля, на основе оригинальных функциональных модулей комплекса.

8. Приведены результаты экспериментальной проверки заявленных возможностей АПК производственного тестирования цифровых СБИС и представлены результаты его внедрения в промышленность.

Публикации по теме диссертации

1. Смирнов К. К., Сухов А. Г., Цимбалов А. С. Проблемы проведения испытаний микросхем в металлополимерных корпусах типа BGA. М.: Труды МАИ, 2017, выпуск 93. 16 с. (1 п.л./0,5 п.л.)
2. Смирнов К. К. Автоматизация операций прослеживаемости качества интегральных структур при производстве сверхбольших интегральных схем. -М.: Труды МАИ, 2017, выпуск 95. 26 с. (1,6 п.л./0.81 п.л.)
3. Смирнов К. К., Назаров А. В. Аппаратно-программный комплекс автоматизации функционального контроля сверхбольших интегральных схем. Электросвязь, №12. 2017. С.70-76. (0,43 п.л./0,21 п.л.)
4. Smirnov K. K., Nazarov A. V. Mathematical models and methods for functional control of large-scale integrated circuits at the stage of their production

/Int. J. Nanotechnol Vol 16, 2019. C.162-173. (0,37 п.л./0,18 п.л.)

5. Methods of detecting latent defects in cells of the super-operative memory of micro-circuits used in the digital signal processing system. / Smirnov K. K. [and the other]. IEEE, ISBN: 978-1-7281-4772-7. 2020. 6 с. (0,75 п.л./0,37 п.л.)
6. Smirnov K. K., Nazarov A. V., Ushkar M. N.. Automatic localization method for VLSI topology errors at the stage of functional control / Int. J. Nanotechnol Vol 16, 2019. C. 466-483. (1,12 п.л./0,56 п.л.)
7. Smirnov K. K., Nazarov A. V., Ushkar M. N., Borovov A. S. Methods to ensure reliable contact the super-large integrated circuits with test equipment / Int. J. Nanotechnol Vol 16, 2019. P.447-465 (1,18 п.л./0,59 п.л.)
8. Smirnov K.K., Nazarov A.V, Blinov V.V. Methods of Automated Test Solutions Design for VLSI Testing. «2020 International Conference on Industrial Engineering, Applications and Manufacturing (ICIEAM) (2020). IEEE», ISBN: 978-1-7281-4772-7. 5 с. (0,31 п.л./0,15 п.л.)
9. Nazarov A., Smirnov K. Placement of VLSI circuits' fragments by the procedure of dichotomous division. Journal of Critical Reviews, 7 (8), 3198-3214. doi:10.31838/jcr.07.08.516. 7 с. (0,43 п.л./0,22 п.л.)
10. Смирнов К. К., Назаров А. В., Шахнов В. А. Метод контроля качества СБИС на этапе их производства: Тез.докл. IX Ежегодная конф. Нанотехнологического общества России. М. 2018. С.11-13. (0,19 п.л./0,1 п.л.)
11. Методы обеспечения надежного контактирования сверхбольших интегральных схем с тестовым оборудованием: Тез.докл. /Смирнов К. К. [и др.]. М.: X ежегодная конф. Нанотехнол. общества России, 2019. С.68-69 (0,13 п.л./0,06 п.л.)
12. Методика автоматической локализации мест отказов интегральной структуры СБИС на этапе ее функционального контроля», тезисы доклада: Тез.докл. /Смирнов К. К. [и др.]. М.: X ежегодная конф. Нанотехнол. общества России, 2019. С.69-70 (0,13 п.л./0,06 п.л.)
13. Смирнов К. К., Зверева Е. Н. Разработка универсального программного измерительного комплекса аппаратных средств: Тез. докл. -Микроэлектроника и информатика. Москва. 2003. С.33-34. (0,13 п.л./0,06 п.л.)
14. Смирнов К. К. Разработка программного комплекса для программирования и отладки аппаратуры: Тез. докл. - Микроэлектроника и информатика. Москва. 2004. С.43-44. (0,13 п.л./0,06 п.л.)
15. Смирнов К. К., Сухов А. Г., Цимбалов А. С. Особенности применения металло-полимерных корпусов ВГА. М.: Труды НИИСИ РАН, Т. 3 №2. 2013. С. 23-29. (0,43 п.л./0,22 п.л.)
16. Технологические особенности тестирования интегральных микросхем в полимерных корпусах подтипа 44 по ГОСТ 17467-88 /К.К.Смирнов [и др.] М.: Труды НИИСИ РАН, т.6, №1. 2016. С.84-89. (0,37 п.л./0,18 п.л.)

17. Кизиев С. А., Смирнов К. К. Конструктивные и технологические решения для увеличения надежности современных СБИС. М.: Труды НИИСИ РАН, т.7, №2. 2017. С.50-57. (0,5 п.л./0,25 п.л.)
18. Смирнов К. К., Ефимов Е. Н. Организация прослеживаемости предметов труда при проведении функционального контроля СБИС. М.: Труды НИИСИ РАН, Т. 4, № 1, 2014. С. 40-44. (0,31 п.л./0,15 п.л.)
19. Смирнов К. К. Описание функциональных возможностей среды FTStudio для разработки кроссплатформенных функциональных тестов СБИС. М. Труды НИИСИ РАН, т.5, №1, 2015. С.114-121. (0,5 п.л./0,25 п.л.)
20. Смирнов К. К., Бубнова М. Д. Среда для подготовки программ функционального контроля. М.: Труды НИИ СИ РАН, Т.4, №1, 2014. С. 32-39. (0,5 п.л./0,25 п.л.)
21. Кизиев С. А., Смирнов К. К. Конструктивные и технологические решения для увеличения надежности современных СБИС: Тез.докл. - XVI Всероссийская научно-техническая конференция «электроника, микро- и нанoeлектроника. М: ФНЦ ФГУ НИИСИ РАН, 2017. – С. 33-34. (0,13 п.л./0,06 п.л.)
22. «Автоматизация операций прослеживаемости качества интегральных структур при производстве сверхбольших интегральных схем», тезисы доклада: Тез.докл. Смирнов К. К. М:17-я Международная конференция «Авиация и космонавтика - 2018». 19–23 ноября 2018 года., 2018. – С. 254–255. (0,13 п.л./0,06 п.л.)
23. K. Smirnov, A. Nazarov, A.Ulyahin. Automation of Interface Boards Design Based on VLSI Functional Control Tests. «2021 International Conference on Industrial Engineering, Applications and Manufacturing (ICIEAM) (2021). IEEE», ISBN: 978-1-7281-4772-7(In press). 6 с. (0,31 п.л./0,15 п.л.)
24. Konstantin Smirnov, Alexander Nazarov, Alexander Engalychev, Preparation and processing of big data during of industrial testing of VLSI, SCIREA Journal of Materials. Vol. 5, No. 2, 2020, pp. 17 - 28. (0,75 п.л./0,37 п.л.)
25. «Современные методы функционального контроля сверхбольших интегральных схем», тезисы доклада: Тез.докл. /Смирнов К. К. М:18-я Международная конференция «Авиация и космонавтика - 2019». 18–22 ноября 2019 года., 2019. – С. 243–244. (0,13 п.л./0,06 п.л.)
26. «Проблемы автоматизации функционального контроля СБИС памяти и методы их решения», тезисы доклада: Тез.докл. /Смирнов К. К. [и др.]. М:19-я Международная конференция «Авиация и космонавтика - 2020». 23–27 ноября 2020 года., 2020. – С. 254–255. (0,13 п.л./0,06 п.л.)
27. «Проблемы контактирования при проведении испытаний современных СБИС», тезисы доклада: Тез.докл. /Смирнов К. К. [и др.]. М:19-я Международная конференция «Авиация и космонавтика - 2020». 23–27 ноября 2020 года, 2020. – С. 255–256. (0,13 п.л./0,06 п.л.)